

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-204215

(43)Date of publication of application : 19.07.2002

(51)Int.Cl. H04J 11/00  
H04L 7/00

(21)Application number : 2000-400943

(71)Applicant : KDDI RESEARCH & DEVELOPMENT  
LABORATORIES INC  
KDDI CORP  
KYOCERA CORP

(22)Date of filing : 28.12.2000

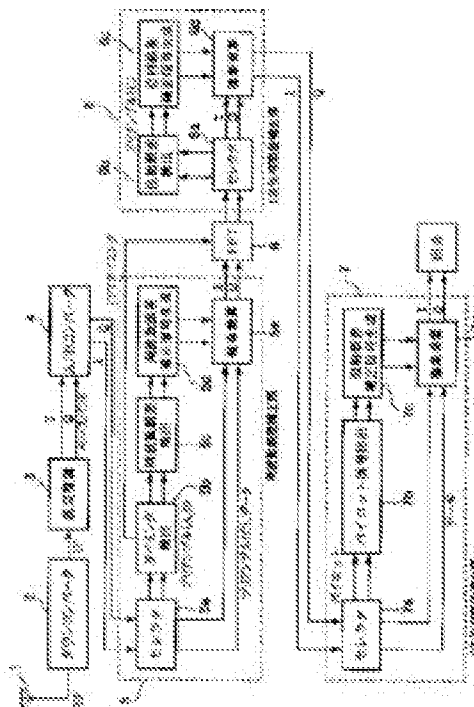
(72)Inventor : SUNAGA TORU  
TAKADA HIROMASA  
RO HO  
MAEYAMA TOSHIYUKI

## (54) PHASE ERROR CORRECTING DEVICE OF OFDM RECEIVING DEVICE

### (57)Abstract:

PROBLEM TO BE SOLVED: To correct a phase error due to the relative error between transmission and reception side clocks.

SOLUTION: A received OFDM signal has its frequency error corrected (tuned) by a frequency correction part 5 and a primary phase error correction part 6 corrects a phase error accompanying FFT operation. A secondary phase error correction part 7 generates a correction error due to the relative error between the transmission and reception side clocks according to a pilot signal between symbols of a data part to correct the error.



**\* NOTICES \***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] In an OFDM receiving set, a pilot signal in a symbol which transmits data is extracted, A phase error adjustment signal for amending a phase error of the above-mentioned data resulting from a relative error between a transmitting side clock and a receiver clock based on this pilot signal is generated, A phase error compensator of an OFDM receiving set having the 1st phase error compensation means that amends a phase error of the above-mentioned data with this phase error adjustment signal.

[Claim 2] Said 1st phase error compensation means generates a conjugate signal of said pilot signal as said phase error adjustment signal, A phase error compensator of the OFDM receiving set according to claim 1 having composition which carries out complex multiplication to each subcarrier which constitutes a symbol which transmits said data for this conjugate signal.

[Claim 3] A phase error compensator of the OFDM receiving set according to claim 2, wherein said phase error compensation means averages a pilot signal for a symbol of a predetermined number and makes it a pilot signal for phase error amendment.

[Claim 4] An FFT computation timing detecting means in which said OFDM receiving set detects FFT computation timing of an OFDM signal from said preamble section, A frequency error compensation means which detects and amends a frequency error of an OFDM signal from said preamble section, An FFT operation means which answers said timing and carries out FFT computation of the OFDM signal which had a frequency error amended, A means to detect a phase error of an OFDM signal resulting from an error of FFT computation timing of this FFT operation means, A phase error compensator of the OFDM receiving set according to claim 1, 2, or 3, wherein it has the 2nd phase error compensation means that amends said phase error and said 1st phase error compensation means is connected to an output of the 2nd phase error compensation means.

---

**DETAILED DESCRIPTION**

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention, Suitable OFDM (Orthogonal Frequency.) for a multimedia-mobile-access communications system (Multimedia Mobile Access Communication System: following MMAC) etc. It is related with the phase error compensator for amending the phase error which starts the phase error compensator of a Division Multiplexing orthogonal frequency division multiplex receiving set, especially originates in the relative error of a

transmitting side clock and a receiver clock.

[0002]

[Description of the Prior Art]The conventional frequency correction (alignment) methods of an OFDM receiving set include an analog processing method and a digital processing method. The frequency correction method by an analog processing method the frequency error included in the preamble section of a received OFDM signal by the frequency correction part, It detects from Arctan (a Q component / I ingredient) of I ingredient of this preamble section, and a Q component, and D/A conversion of that detect output is carried out, the voltage according to the amount of frequency errors is obtained, and frequency  $\Delta f$  which may have had the voltage controlled oscillator (VCO) controlled by this voltage amends frequency (alignment).

[0003]As for the frequency correction method by a digital processing method, the thing using the system by which a calculation beam computes tens of figures, an ideal system, and trigonometric functions using the expansion-into-series type over which it goes high order is proposed.

[0004]Although the Fourier transform must be calculated for the recovery of an OFDM signal, At this time, erroneous detection of the FFT computation timing is carried out by the turbulence of a propagation path, etc., and as shown in drawing 2, the gap to the direction of the guard intervals (GI) from the data division (DATA) of an OFDM signal may be produced in the position of an FFT window. If it calculates to this FFT timing, a phase error will be generated in an output.

[0005]The demodulated result on the theory of the preamble which serves as a known signal by the receiver conventionally in order to amend this phase error, or a pilot signal, The phase contrast of the actual demodulated result was computed, only the part of this phase contrast created the phase error adjustment signal, and the method of performing phase error amendment was taken by carrying out multiplication to the constellation of each carrier after FFT computation. As the frequency and the phase error compensator of the OFDM receiving set mentioned above, this applicant applied for the application for patent 2000-70186 previously.

[0006]

[Problem(s) to be Solved by the Invention]Generally in radio, the Genshin item transmitter of the transmitting side and a receiver is independently. Therefore, although a synchronization is obtained and communication is established by sampling the preamble in the head of a frame in the case of the digital communication system which communicates in the OFDM signal format shown in drawing 3, and carrying out various processing, Then, it is high stability as a transmitter which is a reference frequency source, and a system is asked for what has a small relative error.

[0007]The communication frame length assumes that they are 2msec by the system which specifically has a 20-MHz transmitter independently by transmission and reception like drawing 7. If the relative error of the transmitter of a base station and a mobile station is assumed to be 25 ppm, it will be set to 25 ppm [ 20 MHz x ] = 500 Hz, and will become the calculation which shifts 500 Hz in 1 second. Since frame length is 2msec, the cycle is set to 1/2msec=500Hz, and a sampling position will shift by one clock for every frame.

[0008]In an OFDM receiving set, a gap of a sampling position serves as the same phenomenon as a gap of an FFT window position, as shown in drawing 2, as shown in drawing 4, the problem which rotates the constellation which shows a data point arises, and it becomes a problem which cannot transmit data correctly.

[0009]Therefore, in an OFDM receiving set, in order to perform phase error amendment with sufficient accuracy, it becomes conditions that the sampling clocks of the transmitting side and

the sampling clocks of a receiver are in agreement. When an error arose in these sampling clocks, even if amendment of the phase error produced in the case of the phase error produced from a frequency error and FFT processing was performed correctly, a phase error will arise in the constellation result after amendment.

[0010]The phase error by the gap of the FFT window position produced in the FFT computation circuit detected using the preamble in the phase correction arithmetic circuit for said phase error amendment when explained in full detail, The phase error by the relative error of the error signal of sampling clocks and the adjustment signal in the first C field is amended collectively.

[0011]However, in order to perform phase error amendment with sufficient accuracy by the above techniques, it becomes conditions that the accuracy of the clock supplied to a receiving set is good. Considering the case where it transmits and receives in an OFDM signal format like drawing 3, sampling clocks are independently by the transmitting side and a receiver. If an error arises in the sampling period during transmission and reception, the error of the sample point during transmission and reception will arise. For this reason, the sampling timing of the transmitting side and the sampling timing of a receiver are doubled by performing detection and phase error amendment of an FFT window position by a preamble section. However, since there are no known signals, such as a preamble, about a data division, timing cannot be doubled. Therefore, this timing error becomes large, so that it becomes in the second half of a data division, when a frame is long. For this reason, in the latter half part of a data signal, a phase error brings large a constellation result after phase error amendment.

[0012]However, there was no means by which the above-mentioned phase error could be coped with in the conventional phase error compensator, it is only a transmission-and-reception side, and the highly precise transmitter had to be used. highly precise -- high -- the stable transmitter was expensive and there was a problem used as the high cost of a transmitter. Although coping with it by other circuit methods is also considered, the problem of enlargement of a cost aspect or circuit structure will arise.

[0013]The purpose of this invention is to provide the phase error compensator of the OFDM receiving set which can amend the phase error which originates in the relative error of the transmission-and-reception side clock, and remains without using a highly precise transmitter.

[0014]

[Means for Solving the Problem]In order to attain the above-mentioned purpose, a phase error compensator of an OFDM receiving set of this invention, In an OFDM receiving set, a pilot signal in a symbol which transmits data is extracted, A phase error adjustment signal for amending a phase error of the above-mentioned data resulting from a relative error between a transmitting side clock and a receiver clock based on this pilot signal is generated, and let it be a gist to have the 1st phase error compensation means that amends a phase error of the above-mentioned data with this phase error adjustment signal.

[0015]In this invention, a conjugate signal of said pilot signal may be generated as said 1st phase error compensation means and said phase error adjustment signal, and it may have composition which carries out complex multiplication to each subcarrier which constitutes a symbol which transmits said data for this conjugate signal.

[0016]In this invention, said phase error compensation means averages a pilot signal for a symbol of a predetermined number, and may be made to make it a pilot signal for phase error amendment.

[0017]Or in this invention said OFDM receiving set, An FFT computation timing detecting means which detects FFT computation timing of an OFDM signal from said preamble section, A

frequency error compensation means which detects and amends a frequency error of an OFDM signal from said preamble section, An FFT operation means which answers said timing and carries out FFT computation of the OFDM signal which had a frequency error amended, It is good also as composition which is provided with a means to detect an originating-in error of FFT computation timing of this FFT operation means phase error, and the 2nd phase error compensation means that amends said phase error, and said 1st phase error compensation means connects to an output of the 2nd phase error compensation means.

[0018]

[Embodiment of the Invention]Drawing 1 shows one working example which applied the phase error compensator of this invention to the OFDM receiving set. As for a receiving antenna and 2, in the figure, the secondary [ about ] phase error correction part and 8 that 6 set an A/D converter and 5 in the frequency error amendment part, was set in the phase error correction part, and orthogonal demodulators and 4 especially set the primary [ about ] 7 to this invention, and was provided are an FFT computation circuit a down converter and 3 1.

[0019]The OFDM signal received with the receiving antenna 1 is changed into an IF signal by the down converter 2, and also the baseband signal of I and a Q component recovers it from an IF signal by the orthogonal demodulators 3. This baseband signal is changed into a digital signal by A/D converter 4, and is inputted into the frequency error amendment part 5. In the OFDM signal format shown in drawing 3, in the frequency error amendment part 5, the selector 5a extracts A of the preamble section of the OFDM signal by which digital conversion was carried out, B field component, and C field and the data division (payload part) of a preamble section. A of a preamble section and B field component are inputted into the timing detector circuit 5b, an FFT timing signal is detected by this circuit, and the above-mentioned A and B field component are inputted into the frequency error detection circuit 5c, and a frequency error is detected. An FFT timing signal is inputted into the FFT computation circuit 8, and 5 d of frequency error correction signal generating circuits generate a frequency error adjustment signal based on the above-mentioned frequency error, and it is the complex multiplication circuit 5e about this frequency error adjustment signal, A frequency error is amended by carrying out complex multiplication to said C field component and a data division.

[0020]And the FFT computation circuit 8 carries out FFT computation of the data division from the frequency error amendment part 5 based on the above-mentioned FFT timing signal, and outputs it to the phase error correction part 6 the 1st [ about ] order. The primary [ about ] phase error correction part 6 is what amends said phase error produced from a gap of the timing of FFT computation, The selector 6a extracts C field component and the data division of a preamble section from the output of the FFT computation circuit 8, and the phase error detector 6b detects a phase error based on the above-mentioned C field component, Based on this phase error, the phase error correction signal generating circuit 6c generates a phase error adjustment signal. This phase error adjustment signal is 6d of complex multiplication circuits, and complex multiplication of it is carried out to the above-mentioned data division, and it amends said phase error.

[0021]As \*(ed) and mentioned above, since the phase error correction part 6 cannot amend the primary [ about ] phase error based on the relative error between a transmitting side clock and a receiver clock, in order to amend this phase error, it provides the secondary [ about ] phase error correction part 7 by this invention. The phase error correction part 7 amends the phase error which originates in the relative error between a transmitting side clock and a receiver clock, and remains, and separates the secondary [ about ] I and Q component that include the primary [

about ] pilot signal of a data division from the output of the phase error correction part 6 by the selector 7a. The above-mentioned ingredient is inputted into the pilot signal extraction part 7b, and, thereby, the pilot signal between the symbols of a data division is extracted. Since it has a phase equivalent to the phase error which this pilot signal originates in the relative error between the above-mentioned clocks, and remains, the phase error correction signal generating circuit 7c generates the conjugate signal of the above-mentioned pilot signal as a phase error adjustment signal. Complex multiplication of this conjugate signal is carried out to the pilot signal of a data division by 7 d of complex multiplication circuits, and it amends said phase error.

[0022]For example, in the case of MMAC, the OFDM demodulated spectrum after FFT computation comprises a spectrum of 53 subcarriers, as shown in drawing 5. Although phase errors in case the phase error by a clock error arises differ between each subcarrier, when it compares between adjoining subcarriers, the amount of phase errors has the feature which maintains continuity comparatively. That is, when the amount of phase errors is measured between adjoining subcarriers, there is little variation with error. Although four careers of pilot signals exist every 14 subcarriers per one symbol, since a pilot signal is a known signal at the time of transmission, it can search for the phase contrast of an applicable pilot signal from the phase contrast of the pilot signal after abnormal conditions, and the pilot signal before transmission. It can be considered that this also approximates the amount of phase errors of the subcarrier of the above-mentioned pilot signal neighborhood with the phase error of the pilot signal in the neighborhood.

[0023]However, about this pilot signal, since there is a possibility that it may be missing according to the turbulence of propagation environment, such as phasing, phase correction mentioned above only by amendment of the single symbol may be unable to be performed. Then, what averaged the pilot signal of the 16 latest symbols by composition as shown in drawing 6 in consideration of this point including an applicable symbol is made into the adjustment signal of a standard. Also about the subcarrier of the pilot signal neighborhood, a phase error adjustment signal (conjugate signal of the above-mentioned pilot signal) is created from the adjustment signal of the above-mentioned standard. A part for the maximum in which an applicable symbol can take the number of symbols as the symbol just behind a preamble section when averaging of the pilot signal of 16 symbols is impossible is averaged and computed.

[0024]In drawing 6, the phase error correction signal generating circuit 7c comprises the symbol averaging circuit 71 of a pilot signal, the pilot signal average control circuit 72, the selector 73, and the selector motion-control circuit 74, and, as for 75, a complex-conjugate generating circuit and 77 are selectors a data delay circuit and 76. First, a pilot signal is extracted from an input signal. In the case of MMAC, since four pilot signals exist in one symbol, they give and classify the number to 1-4 corresponding to the position of that career to this pilot. Of course, this number has taken compatibility also between different symbols. In this way, four pilots pass along a different course, respectively, and are sent to the averaging circuit between pilot signal symbols. This circuit has a function which has a register and stores the pilot data for the latest number symbol. On the other hand, whenever it extracts a pilot signal, the number of times of extraction is counted, and this count signal is sent to the pilot average control circuit 72. Since this count number and the data number stored in the above-mentioned register are in agreement, the adjustment signal of a standard is created by doing division of the cumulative value of the numerical value stored in this register by the coefficient outputted from the pilot average control circuit 72. It sends to the selector 73 by making into a phase error adjustment signal what took the conjugate of the adjustment signal of this standard by the complex-conjugate generating

circuit 76, and the pilot number to 1-4 is identified. The secondary [ about ] phase error correction is ended by carrying out complex multiplication of the data signal through the data delay circuit 75 which should be amended, and the phase error adjustment signal. Under the present circumstances, although it is about complex multiplication of the signal which should be amended, and which phase error adjustment signal is carried out, Even the subcarrier numbers 0-12 pilot1 (subcarrier number 5), Even the subcarrier numbers 13-25 choose so that even pilot2 (subcarrier number 19) and the subcarrier numbers 27-39 may become pilot4 (subcarrier number 47) even in pilot3 (subcarrier number 33) and the subcarrier numbers 40-52.

[0025]

[Effect of the Invention]As explained above, according to this invention, the phase error resulting from the relative error between the clocks by the side of the transmission and reception which remain even if it carries out the conventional frequency and phase error amendment in an OFDM receiving set can be amended, And since it is not necessary to use an expensive clock transmitter, a device can be constituted cheaply.

---

## DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1]It is a block diagram showing one working example of this invention.

[Drawing 2]It is a principle explanatory view of phase error generating.

[Drawing 3]It is a figure showing the frame structure of an OFDM signal.

[Drawing 4]It is a figure showing the relation between the amount of phase errors, and the information digit developed to the IQ plane.

[Drawing 5]It is a figure showing the demodulated spectrum of an OFDM signal.

[Drawing 6]It is a block diagram showing the example of 1 composition of a phase error adjustment signal creation circuit.

[Drawing 7]It is an explanatory view of the generation factor of the clock timing error between the transmission-and-reception sides.

[Description of Notations]

1 Receiving antenna

2 Down converter

3 Orthogonal demodulators

4 A/D converter

5 Frequency correction part

6 It is a phase error correction part the 1st [ about ] order.

7 It is a phase error correction part the 2nd [ about ] order.

---

[Translation done.]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号  
特開2002-204215  
(P2002-204215A)

(43)公開日 平成14年7月19日(2002.7.19)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	データシート <sup>*</sup> (参考)
H 0 4 J 11/00		H 0 4 J 11/00	Z 5 K 0 2 2
H 0 4 L 7/00		H 0 4 L 7/00	F 5 K 0 4 7

審査請求 未請求 請求項の数4 O L (全 6 頁)

(21)出願番号 特願2000-400943(P2000-400943)

(22)出願日 平成12年12月28日(2000.12.28)

(71)出願人 599108264  
株式会社 ケイディーディーアイ研究所  
埼玉県上福岡市大原2-1-15

(71)出願人 000208891  
ケイディーディーアイ株式会社  
東京都新宿区西新宿二丁目3番2号

(71)出願人 000006633  
京セラ株式会社  
京都府京都市伏見区竹田鳥羽殿町6番地

(74)代理人 100072383  
弁理士 永田 武三郎

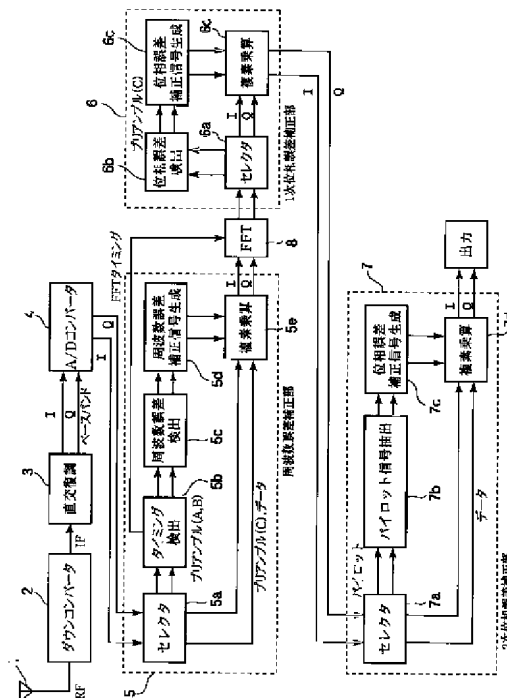
最終頁に続く

(54)【発明の名称】 OFDM受信装置の位相誤差補正装置

(57)【要約】

【課題】 OFDM受信装置において、送受信側クロックの相対誤差に起因する位相誤差を補正することである。

【解決手段】 受信OFDM信号は周波数補正部5で周波数誤差が補正(同調)され、また1次位相誤差補正部6でFFT演算に伴う位相誤差を補正する。2次位相誤差補正部7はデータ部のシンボル間のパイロット信号に基づいて送受信側クロック間の相対誤差に起因する位相誤差の補正信号を生成し、補正する。





## 【特許請求の範囲】

【請求項1】 OFDM受信装置において、データを伝送するシンボル内のパイロット信号を抽出し、該パイロット信号に基づいて、送信側クロックと受信側クロック間の相対誤差に起因する上記データの位相誤差を補正するための位相誤差補正信号を生成し、該位相誤差補正信号により上記データの位相誤差を補正する第1の位相誤差補正手段を有することを特徴とするOFDM受信装置の位相誤差補正装置。

【請求項2】 前記第1の位相誤差補正手段は、前記位相誤差補正信号として前記パイロット信号の共役信号を生成し、該共役信号を前記データを伝送するシンボルを構成する各サブキャリアに複素乗算する構成となっていることを特徴とする請求項1記載のOFDM受信装置の位相誤差補正装置。

【請求項3】 前記位相誤差補正手段は、所定数のシンボル分のパイロット信号を平均して位相誤差補正用のパイロット信号とするようになっていたことを特徴とする請求項2記載のOFDM受信装置の位相誤差補正装置。

【請求項4】 前記OFDM受信装置は、前記プリアンブル部からOFDM信号のFFT演算タイミングを検出するFFT演算タイミング検出手段と、前記プリアンブル部からOFDM信号の周波数誤差を検出し補正する周波数誤差補正手段と、周波数誤差を補正されたOFDM信号を、前記タイミングにตอบสนองしてFFT演算するFFT演算手段と、該FFT演算手段のFFT演算タイミングの誤差に起因するOFDM信号の位相誤差を検出する手段と、前記位相誤差を補正する第2の位相誤差補正手段と、を備え、前記第1の位相誤差補正手段が第2の位相誤差補正手段の出力に接続されていることを特徴とする請求項1，2又は3記載のOFDM受信装置の位相誤差補正装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、マルチメディア移動アクセス通信システム（Multimedia Mobile Access Communication System：以下MMAC）等に好適なOFDM（Orthogonal Frequency Division Multiplexing 直交周波数分割多重）受信装置の位相誤差補正装置に係り、特に送信側クロックと受信側クロックの相対誤差に起因する位相誤差を補正するための位相誤差補正装置に関する。

## 【0002】

【従来の技術】OFDM受信装置の従来の周波数補正（同調）方法としては、アナログ処理方式と、デジタル処理方式がある。アナログ処理方式による周波数補正方法は、周波数補正部により受信OFDM信号のプリアンブル部に含まれる周波数誤差を、該プリアンブル部のI成分、Q成分の $\text{Arctan}(\text{Q成分}/\text{I成分})$ から検出し、その検出出力をD/A変換して周波数誤差量に応じ

た電圧を得て、この電圧により電圧制御発振器（VCO）を制御し得られた周波数 $\Delta f$ により周波数を補正（同調）する。

【0003】デジタル処理方式による周波数補正方法は、計算桁が数十桁に及び理想的システム及び三角関数を高次にわたる級数展開式を用いて算出するシステムを用いるものが提案されている。

【0004】また、OFDM信号の復調のためにはフーリエ変換の演算を行わなければならないが、この時、伝搬路の擾乱などによりFFT演算タイミングが誤検出され、図2に示すようにFFTウインドウの位置に、OFDM信号のデータ部（DATA）からのガードインターバル（GI）の方へのずれを生じることがある。このFFTタイミングで演算を行うと出力に位相誤差を発生する。

【0005】この位相誤差を補正するため、従来は、受信側で既知信号となっているプリアンブルやパイロット信号の理論上の復調結果と、実際の復調結果の位相差を算出し、この位相差の分だけ位相誤差補正信号を作成し、FFT演算後の各キャリアのコンスタレーションに乗算することにより位相誤差補正を行う方法がとられていた。上述したOFDM受信装置の周波数及び位相誤差補正装置として、本件出願人は先に特願2000-70186を出願した。

## 【0006】

【発明が解決しようとする課題】一般に無線通信において送信側と受信側の源信号発信機は独立している。従って図3に示したOFDM信号フォーマットで通信するデジタル通信システムの場合、フレームの先頭にあるプリアンブルをサンプリングし各種処理をすることにより同期を得て通信を確立するが、その時にシステムには、基準周波数源である発信機として高安定で且つ相対誤差が小さいものが求められる。

【0007】具体的には図7のように20MHzの発信機を送受信で独立に持つシステムでその通信フレーム長が2msecと仮定する。また、基地局と移動局の発信機の相対誤差を25ppmと仮定すると、 $20\text{MHz} \times 25\text{ppm} = 500\text{Hz}$ となり、1秒間に500Hzずれる計算になる。フレーム長は2msecなので、その周期は $1/2\text{msec} = 500\text{Hz}$ となり、フレーム毎に1クロック分サンプリング位置がずれることになる。

【0008】OFDM受信装置において、サンプリング位置のずれは、図2に示すようにFFTウインドウ位置のずれと同様の現象となり、図4に示すようにデータ点を示すコンスタレーションを回転させる問題が生じ、データを正しく伝送できない問題になる。

【0009】従って、OFDM受信装置において、精度良く位相誤差補正を行うためには、送信側のサンプリングクロックと、受信側のサンプリングクロックが一致することが条件となる。このサンプリングクロックに誤差

が生じる時は、仮に周波数誤差から生じる位相誤差及びFFT処理の際に生じる位相誤差の補正が正確に行われていたとしても、補正後のコンスタレーション結果に位相誤差が生じてしまう。

【0010】詳述すると、前記位相誤差補正のための位相補正演算回路ではプリアンプルを用いて検出された、FFT演算回路で生じたFFTウィンドウ位置のずれによる位相誤差と、サンプリングクロックの誤差信号と最初のCフィールドにおける補正信号との相対誤差による位相誤差をまとめて補正している。

【0011】しかし、上記のような手法で精度良く位相誤差補正を行うためには受信装置に供給されるクロックの精度が良好であることが条件となる。図3のようなOFDM信号フォーマットで送受信する場合を考えると、送信側と受信側でサンプリングクロックは独立している。送受信間のサンプリング間隔に誤差が生じると、送受信間のサンプル点の誤差が生じる。このため送信側のサンプリングタイミングと受信側のサンプリングタイミングをプリアンプル部でFFTウィンドウ位置の検出とその位相誤差補正を行うことで合わせる。しかしデータ部に関してはプリアンプル等の既知信号が無いのでタイミングを合わせることができない。従って、フレームが長い場合にはデータ部の後半になるほどこのタイミング誤差は大きくなる。このため、データ信号の後半部ほど、位相誤差補正後のコンスタレーション結果に位相誤差が大きくなる。

【0012】しかるに、従来の位相誤差補正装置には、上記位相誤差に対処できる手段がなく、単に送受信側で高精度の発信機を用いるしか無かった。高精度で高安定な発信機は高価で通信機のコスト高となる問題があった。また、他の回路的方法で対処することも考えられるが、コスト面や回路規模の大型化の問題が生じてしまう。

【0013】本発明の目的は、高精度の発信機を用いることなく、送受信側クロックの相対誤差に起因して残留する位相誤差を補正することができるOFDM受信装置の位相誤差補正装置を提供することにある。

【0014】

【課題を解決するための手段】上記目的を達成するため、本発明のOFDM受信装置の位相誤差補正装置は、OFDM受信装置において、データを伝送するシンボル内のパイロット信号を抽出し、該パイロット信号に基づいて、送信側クロックと受信側クロック間の相対誤差に起因する上記データの位相誤差を補正するための位相誤差補正信号を生成し、該位相誤差補正信号により上記データの位相誤差を補正する第1の位相誤差補正手段を有することを要旨とする。

【0015】本発明において、前記第1の位相誤差補正手段、前記位相誤差補正信号として前記パイロット信号の共役信号を生成し、該共役信号を前記データを伝送す

るシンボルを構成する各サブキャリアに複素乗算する構成にしてもよい。

【0016】また、本発明において、前記位相誤差補正手段は、所定数のシンボル分のパイロット信号を平均して位相誤差補正用のパイロット信号とするようにしてもよい。

【0017】或いは、本発明において、前記OFDM受信装置は、前記プリアンプル部からOFDM信号のFFT演算タイミングを検出するFFT演算タイミング検出手段と、前記プリアンプル部からOFDM信号の周波数誤差を検出し補正する周波数誤差補正手段と、周波数誤差を補正されたOFDM信号を、前記タイミングにตอบสนองしてFFT演算するFFT演算手段と、該FFT演算手段のFFT演算タイミングの誤差に起因するの位相誤差を検出する手段と、前記位相誤差を補正する第2の位相誤差補正手段と、を備え、前記第1の位相誤差補正手段が第2の位相誤差補正手段の出力に接続する構成としてもよい。

【0018】

【発明の実施の形態】図1は本発明の位相誤差補正装置をOFDM受信装置に適用した一実施例を示す。同図において、1は受信アンテナ、2はダウンコンバータ、3は直交復調器、4はA/Dコンバータ、5は周波数誤差補正部、6は1次位相誤差補正部、7は本発明において特に設けられた2次位相誤差補正部、8はFFT演算回路である。

【0019】受信アンテナ1で受信されたOFDM信号はダウンコンバータ2によりIF信号に変換され、更に直交復調器3でIF信号からI、Q成分のベースバンド信号が復調される。このベースバンド信号はA/Dコンバータ4によりデジタル信号に変換され周波数誤差補正部5に入力される。図3に示したOFDM信号フォーマットの場合、周波数誤差補正部5において、セクタ5aがデジタル変換されたOFDM信号のプリアンプル部のA、Bフィールド成分と、プリアンプル部のCフィールド及びデータ部（ペイロード部）を抽出する。プリアンプル部のA、Bフィールド成分はタイミング検出回路5bに入力され、該回路によりFFTタイミング信号が検出され、また上記A、Bフィールド成分が周波数誤差検出回路5cに入力されて周波数誤差が検出される。FFTタイミング信号はFFT演算回路8に入力されると共に周波数誤差補正信号生成回路5dは上記周波数誤差に基づいて周波数誤差補正信号を生成し、該周波数誤差補正信号を、複素乗算回路5eで、前記Cフィールド成分及びデータ部に複素乗算することにより、周波数誤差を補正する。

【0020】そしてFFT演算回路8は、上記FFTタイミング信号に基づいて周波数誤差補正部5からのデータ部をFFT演算して1次位相誤差補正部6に出力する。1次位相誤差補正部6はFFT演算のタイミングの

ずれから生じる前記位相誤差を補正するもので、セクタ6aによりFFT演算回路8の出力からプリアンブル部のCフィールド成分及びデータ部を抽出すると共に位相誤差検出回路6bが上記Cフィールド成分に基づいて位相誤差を検出し、この位相誤差に基づいて位相誤差補正信号生成回路6cが位相誤差補正信号を生成する。この位相誤差補正信号は複素乗算回路6dで、上記データ部に複素乗算され、前記位相誤差を補正する。

【0021】而して前述したように送信側クロックと受信側クロック間の相対誤差に基づく位相誤差は、1次位相誤差補正部6によって補正することはできないので、この位相誤差を補正するために本発明では2次位相誤差補正部7を設けている。2次位相誤差補正部7は、送信側クロックと受信側クロック間の相対誤差に起因して残留する位相誤差を補正するもので、セクタ7aにより1次位相誤差補正部6の出力からデータ部のパイロット信号を含むI、Q成分を分離する。上記成分はパイロット信号抽出部7bに入力され、これによりデータ部のシンボル間のパイロット信号が抽出される。このパイロット信号は上記クロック間の相対誤差に起因して残留する位相誤差に相当する位相を有しているため、位相誤差補正信号生成回路7cにより上記パイロット信号の共役信号を位相誤差補正信号として生成する。この共役信号は複素乗算回路7dによりデータ部のパイロット信号に複素乗算され、前記位相誤差を補正する。

【0022】例えば、MMACの場合、FFT演算後のOFDM復調スペクトルは図5に示すように、53サブキャリアのスペクトルより構成される。クロック誤差による位相誤差が生じる時の位相誤差は各サブキャリア間で異なるが、隣接するサブキャリア間で比較した場合、位相誤差量は比較的連続性を保つ特徴がある。つまり、隣接するサブキャリア間で位相誤差量を比較した場合、誤差の変化量は少ない。またパイロット信号は、1シンボル当たり14サブキャリア毎に4キャリア存在するが、パイロット信号は送信時に既知信号であるため、変調後のパイロット信号と送信前のパイロット信号の位相差から、該当パイロット信号の位相差を求めることができる。これにより上記パイロット信号近辺のサブキャリアの位相誤差量も、近辺にあるパイロット信号の位相誤差と近似するとみなすことができる。

【0023】ただし、このパイロット信号については、フェージングなどの伝搬環境の擾乱により欠落する恐れがあるため、単一シンボルの補正だけでは上述した位相補正を行えないことがある。そこで、かかる点を考慮して図6に示すような構成により該当シンボルを含めて、例えば、その直近の16シンボルのパイロット信号を平均したものを、基準の補正信号にして、パイロット信号近辺のサブキャリアについても、上記基準の補正信号から位相誤差補正信号（上記パイロット信号の共役信号）を作成する。該当シンボルがプリアンブル部の直後のシ

ンボルで、16シンボルのパイロット信号の平均値算出が不可能な場合は、シンボル数は取りうる最大値分を平均して算出する。

【0024】図6において、位相誤差補正信号生成回路7cは、パイロット信号のシンボル平均回路71、パイロット信号平均制御回路72、セクタ73、セクタ動作制御回路74から構成され、75はデータ遅延回路、76は複素共役生成回路、77はセクタである。まず、入力信号からパイロット信号を抽出する。MMACの場合パイロット信号は1つのシンボル内に4本存在するのでこのパイロットにそのキャリアの位置に対応した1～4までの番号をつけて類別する。勿論この番号は異なるシンボル間でも整合性が取れている。こうして4つのパイロットはそれぞれ別の経路を通り、パイロット信号シンボル間平均回路に送られる。この回路はレジスタを有し直近数シンボル分のパイロットデータを蓄積する機能を持っている。一方パイロット信号を抽出する度に抽出回数をカウントし、このカウント信号をpilot平均制御回路72に送る。このカウント数と上記レジスタに蓄えられたデータ数が一致しているので、該レジスタに蓄えられた数値の累計値をパイロット平均制御回路72から出力される係数で除算することにより基準の補正信号を作成する。複素共役生成回路76によりこの基準の補正信号の共役を取ったものを位相誤差補正信号としてセクタ73に送り、1～4までのパイロット番号を識別する。データ遅延回路75を通した補正すべきデータ信号と、位相誤差補正信号を複素乗算することにより、2次位相誤差補正を終了する。この際補正すべき信号とどの位相誤差補正信号を複素乗算するかについてであるが、サブキャリア番号0～12までがpilot1（サブキャリア番号5）、サブキャリア番号13～25までがpilot2（サブキャリア番号19）、サブキャリア番号27～39までがpilot3（サブキャリア番号33）、サブキャリア番号40～52までがpilot4（サブキャリア番号47）、となるように選択する。

【0025】

【発明の効果】以上説明したように本発明によれば、OFDM受信装置において従来の周波数及び位相誤差補正を実施しても残留する送受信側のクロック間の相対誤差に起因する位相誤差を補正することができ、しかも高価なクロック発信機を使用する必要がないので、安価に装置を構成することができる。

【図面の簡単な説明】

【図1】本発明の一実施例を示すブロック図である。

【図2】位相誤差発生の原因説明図である。

【図3】OFDM信号のフレーム構成を示す図である。

【図4】位相誤差量とIQ平面に展開した情報点との関係を示す図である。

【図5】OFDM信号の復調スペクトルを示す図である。

【図6】位相誤差補正信号作成回路の一構成例を示すブロック図である。

【図7】送受信側間のクロックタイミング誤差の発生要因の説明図である。

【符号の説明】

1 受信アンテナ

2 ダウンコンバータ

3 直交復調器

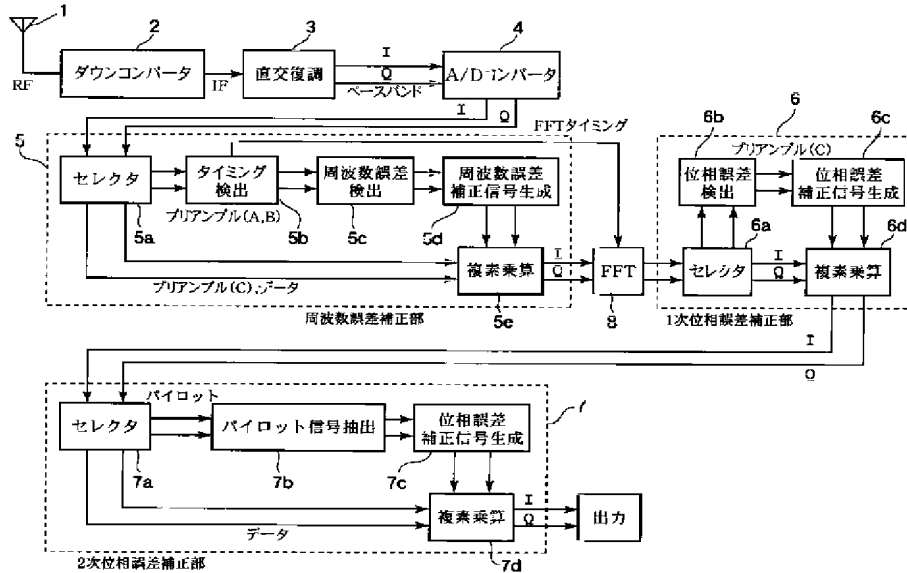
4 A/Dコンバータ

5 周波数補正部

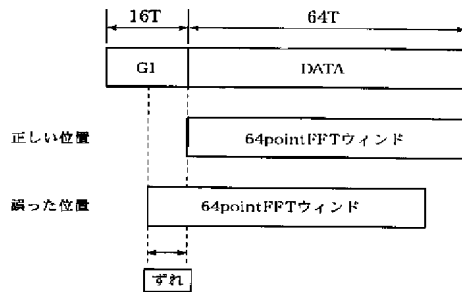
6 1次位相誤差補正部

7 2次位相誤差補正部

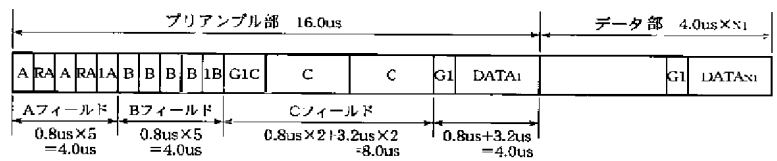
【図1】



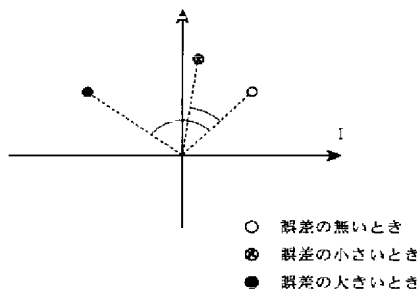
【図2】



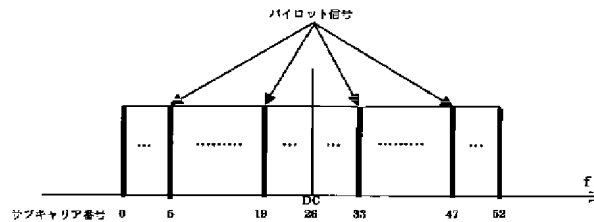
【図3】



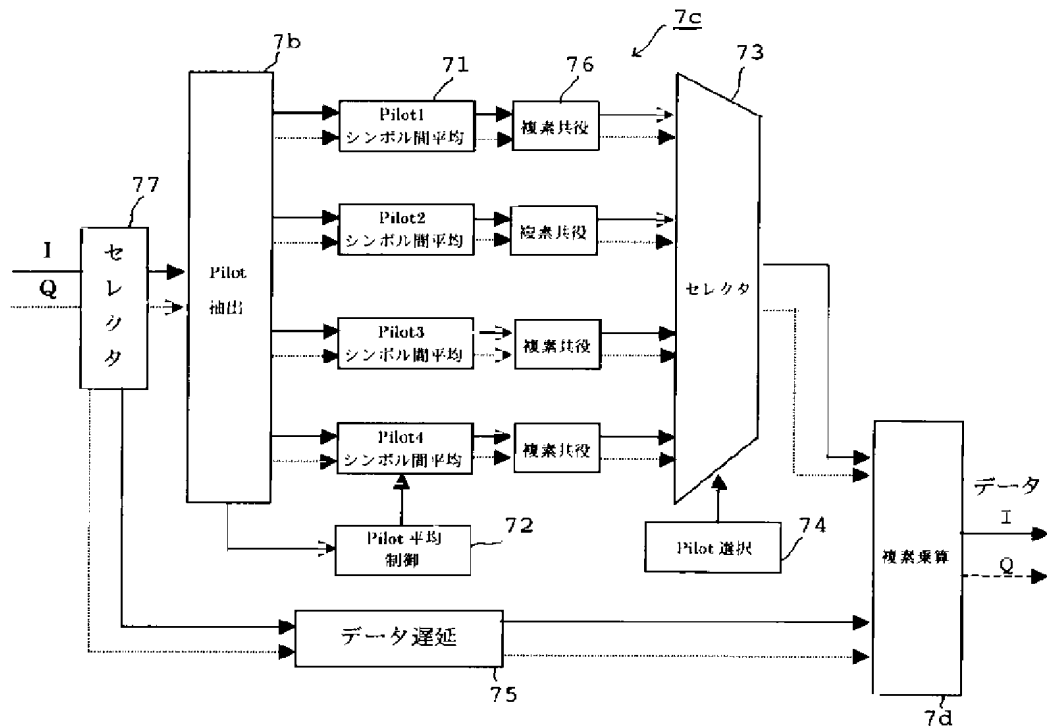
【図4】



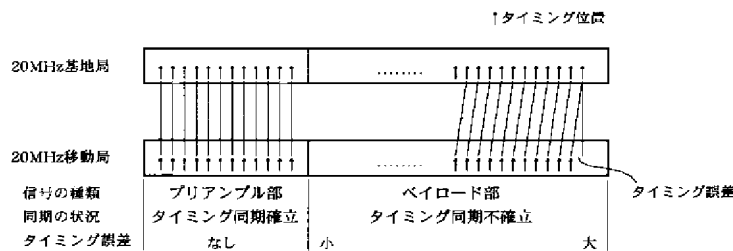
【図5】



【図6】



【図7】



フロントページの続き

(72)発明者 須永 徹  
東京都渋谷区神宮前6-27-8 株式会社  
京セラディーディーアイ未来通信研究所内  
(72)発明者 高田 宏正  
東京都渋谷区神宮前6-27-8 株式会社  
京セラディーディーアイ未来通信研究所内

(72)発明者 盧 鋒  
東京都渋谷区神宮前6-27-8 株式会社  
京セラディーディーアイ未来通信研究所内  
(72)発明者 前山 利幸  
東京都渋谷区神宮前6-27-8 株式会社  
京セラディーディーアイ未来通信研究所内

Fターム(参考) 5K022 DD01 DD13 DD18 DD19 DD33

DD44

5K047 AA03 BB01 CC01 GG13 GG32

GG45 HH53 MM13